

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-191893

(43)Date of publication of application : 13.07.1999

(51)Int.Cl.

H04N 9/67

H04N 9/07

(21)Application number : 09-358008

(71)Applicant : SONY CORP

(22)Date of filing : 25.12.1997

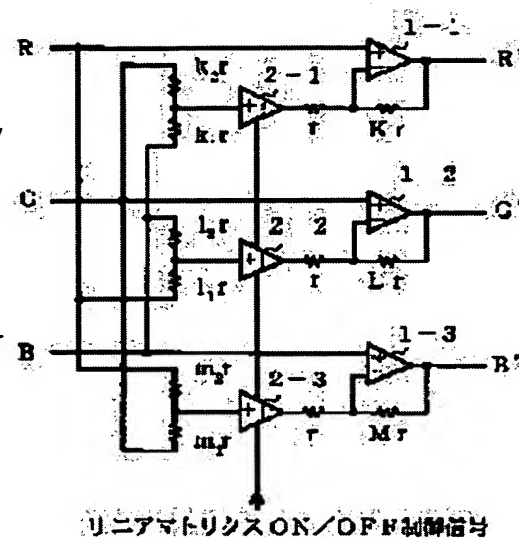
(72)Inventor : NAKAJIMA TAKATSUGU

(54) LINEAR MATRIX CIRCUIT

(57)Abstract:

PROBLEM TO BE SOLVED: To realize a linear matrix circuit with reduced manufacturing and operating costs, a small circuit scale and less power consumption by decreasing the number of operational amplifiers in use.

SOLUTION: A linear matrix circuit to correct an input primary color signal is provided with buffer amplifiers 2-1-2-3 that sum two of input primary color signals other than an object input primary color signal at a prescribed ratio, and with operational amplifiers 1-1-1-3 whose noninverting input receives the object input primary color signal, and whose inverting input receive an output of the buffer amplifiers 2-1-2-3 via a resistor (r) where the inverting input and the output are connected by resistors K_r , L_r , M_r to obtain a prescribed amplification factor $K(L, M)$ with respect to the input to the inverting input terminal. The outputs of the operational amplifiers 1-1-1-3 are used for corrected output primary color signals with respect to the object input primary color signal.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-191893

(43) 公開日 平成11年(1999) 7月13日

(51) Int.Cl.⁶

識別記号

F I

H 0 4 N 9/67

H 0 4 N 9/67

Z

9/07

9/07

D

C

審査請求 未請求 請求項の数 4 O L (全 6 頁)

(21) 出願番号

特願平9-358008

(22) 出願日

平成 9 年(1997)12月25日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川 6 丁目 7 番 35 号

(72) 発明者 中島 孝嗣

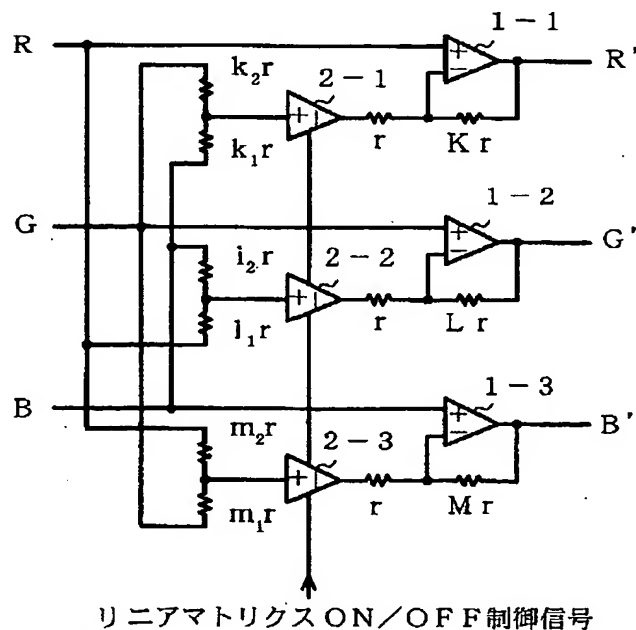
東京都品川区北品川 6 丁目 7 番 35 号 ソニー株式会社内

(54) 【発明の名称】 リニアマトリックス回路

(57) 【要約】

【課題】 使用されるオペアンプの数を減らして、回路規模が小さく、消費電力も少なく、製造コスト、運用コストが廉価なリニアマトリックス回路を実現することを課題とする。

【解決手段】 入力原色信号を補正するリニアマトリックス回路において、対象とする入力原色信号以外の入力原色信号の内の 2 つを所定の比率で加算するバッファアンプ 2-1~2-3 と、その非反転入力に対象とする入力原色信号を入力し、その反転入力にバッファアンプ 2-1~2-3 の出力を抵抗 r を介して入力し、反転入力と出力間を抵抗 Kr 、 Lr 、 Mr で接続して、反転入力にたいして所定の増幅率 K 、 L 、 M になるようにした差動オペアンプ 1-1~1-3 とをそれぞれ設け、この差動オペアンプ 1-1~1-3 の出力を対象とする入力原色信号の補正出力原色信号とする。



【特許請求の範囲】

【請求項 1】 n 番目の入力原色信号から n 番目以外の入力原色信号をそれぞれ減じた差信号を求める複数の差演算手段と、この差演算手段出力にそれぞれ所定の係数を掛ける積演算手段と、この積演算手段の全部の出力と前記 n 番目の入力原色信号を加算する和演算手段を有し、この和演算手段出力を n 番目の出力原色信号とする演算回路を複数の入力原色信号ごとに設け、入力原色信号を補正するリニアマトリックス回路において、前記 n 番目以外の入力原色信号を所定の比率で加算するバッファ増幅手段と、

その非反転入力に前記 n 番目の入力原色信号を入力し、その反転入力に前記バッファ増幅手段の出力を抵抗 r を介して入力し、前記反転入力と出力間を抵抗 K r で接続して、前記反転入力にたいして所定の増幅率 K になるようにした差動増幅手段とを具備し、この差動増幅手段を前記 n 番目の出力原色信号とすることによって前記演算回路を構成することを特徴とするリニアマトリックス回路。

【請求項 2】 前記複数の入力原色信号は赤色 (R)、緑色 (G)、青色 (B) の 3 つの入力原色信号であることを特徴とする請求項 1 に記載のリニアマトリックス回路。

【請求項 3】 外部からの補正停止信号により前記バッファ増幅手段出力をハイインピーダンスにすることを特徴とする請求項 1 または請求項 2 に記載のリニアマトリックス回路。

【請求項 4】 前記バッファ増幅手段での前記 n 番目以外の入力原色信号を加算する際の所定の比率および前記差動増幅手段での所定の増幅率 K は演算回路ごとに外部 * 30

$$\begin{aligned} R' &= R + k_1 (R - G) + k_2 (R - B) \\ G' &= G + l_1 (G - B) + l_2 (G - R) \\ B' &= B + m_1 (B - R) + m_2 (B - G) \end{aligned} \quad 1)$$

ここで、 k_1 、 k_2 、 l_1 、 l_2 、 m_1 、 m_2 はこの補正をオンにした場合の色再現性のバランスと補正量を決定する係数である。

【0005】この式 1) から $R=G=B$ の白色の場合であると、入力=出力になってホワイトバランスは不変であることが分かる。また、他チャネルとのレベル差があればあるほど、そのチャネルの出力レベルが増す方向の補正特性であることも明らかである。

【0006】この式 1) を忠実に回路化すると図 6 に示すような回路になる。図 6 において、1-1~1-3 はオペアンプ、2-1~2-6 は出力オフ機能つきバッファアンプ、3-1~3-3 は反転バッファアンプ、4 は加算回路、5 は係数減衰器、r1 は同一の抵抗値の抵抗である。出力オフ機能つきバッファアンプ 2-1~2-6 は、このリニアマトリックス回路をオフにする制御信号が入力された場合には、出力がハイインピーダンスになり、その結果、入力=出力が実現される。

*からの補正データによって与えられることを特徴とする請求項 1 または請求項 2 に記載のリニアマトリックス回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、リニアマトリックス回路に関し、特に色再現性を改善するためのリニアマトリックス回路に関する。

【0002】

【従来の技術】ビデオカメラ装置などで、固体撮像素子からの出力信号を R、G、B の原色信号に分離して出力しても、色相や色の飽和度などの色再現性の点で必ずしも充分とはいえず、また、輝度信号と比較して空間周波数の帯域幅が狭く、画質の点で満足のいく再生画像が得られないという問題がある。このような信号の色再現性を改善するために入力 RGB を変換して補正された出力 RGB を得るために通常リニアマトリックス回路と呼ばれる回路が用いられている。

【0003】リニアマトリックス回路はこの回路機能をオン・オフしてもそのホワイトバランスが崩れないこと、かつリニアマトリックス回路機能をオンした場合には、入力 RGB 各チャネルにレベル差がある画像の場合には、出力側でその差が強調されるように働くことが重要である。

【0004】従来のビデオカメラ装置などに用いられるリニアマトリックス回路は、図 6 に示すような回路構成になっていた。この回路構成での入出力の関係は、出力の R、G、B をそれぞれ R' 、 G' 、 B' で表し、入力

の R、G、B を R、G、B で表すと、

【0007】この図 6 の回路は、機能的には問題はないが、3 チャネル分で 12 個のオペアンプを必要としており、回路規模が大きく、消費電力も多く、製造コスト、運用コストともにかさむという問題があった。

【0008】

【発明が解決しようとする課題】上述のごとく、従来のリニアマトリックス回路は、使用されるオペアンプの数が多く、このため回路規模が大きくなり、消費電力も多く、製造コスト、運用コストともにかさむという問題があった。

【0009】本発明はこの点を解決して、使用されるオペアンプの数を減らして、回路規模が小さく、消費電力も少なく、製造コスト、運用コストが廉価なリニアマトリックス回路を実現することを課題とする。

【0010】

【課題を解決するための手段】上記課題を達成するため、本発明は、n 番目の入力原色信号から n 番目以外の

入力原色信号をそれぞれ減じた差信号を求める複数の差演算手段と、この差演算手段出力にそれぞれ所定の係数を掛ける積演算手段と、この積演算手段の全部の出力と前記 n 番目の入力原色信号を加算する和演算手段を有し、この和演算手段出力を n 番目の出力原色信号とする演算回路を複数の入力原色信号ごとに設け、入力原色信号を補正するリニアマトリックス回路において、前記 n 番目以外の入力原色信号を所定の比率で加算するバッファ増幅手段と、その非反転入力に前記 n 番目の入力原色信号を入力し、その反転入力に前記バッファ増幅手段の * 10

$$\begin{aligned} R' &= (1 + k_1 + k_2) R - k_1 G - k_2 B \\ G' &= (1 + l_1 + l_2) G - l_1 B - l_2 R \\ B' &= (1 + m_1 + m_2) B - m_1 R - m_2 G \end{aligned} \quad (2)$$

となる。ここで

$$k_1 + k_2 = K$$

$$l_1 + l_2 = L$$

$$\text{※ } m_1 + m_2 = M$$

とすると、式 2) は

※

$$\begin{aligned} R' &= (1 + K) R - K (k_1 G / K + k_2 B / K) \\ G' &= (1 + L) G - L (l_1 B / L + l_2 R / L) \\ B' &= (1 + M) B - M (m_1 R / M + m_2 G / M) \end{aligned} \quad (3)$$

となる。

【0012】この式 3) の第 1 の R' の式の右辺の第 1 項だけを回路化すると、例えば、図 2 に示すようなオペアンプ 1 つで構成される増幅回路になる。図 2 において★

$$R' = (r + K r) R / r = (1 + K) R \quad (4)$$

になる。

【0013】また、この式の右辺の第 2 項を回路化すると、例えば図 3 に示されるようにバッファアンプとオペアンプそれぞれ 1 つづつからなる増幅回路になる。図 3 において、1 はオペアンプ、2 はバッファアンプ、r、k₁ r、k₂ r、K r は抵抗値がそれぞれこの比率 30 である抵抗である。

☆

$$\begin{aligned} R' &= -K r / r \{ k_1 r G / (k_1 r + k_2 r) + k_2 r B / (k_1 r + k_2 r) \} \\ &= -K (k_1 G / K + k_2 B / K) \end{aligned} \quad (5)$$

になる。

【0015】この図 2 と図 3 の回路を組み合わせた回路を構成すると図 4 に示すようなものになる。図 4 において、図 3 同様、1 はオペアンプ、2 はバッファアンプ、r、k₁ r、k₂ r、K r は抵抗値がそれぞれこの比率である抵抗である。この回路を見ると図 6 での同一の構成が 4 個のオペアンプを要したのに比べて僅か 2 個ですんでいることが分かる。

【0016】ところで補正を停止し、リニアマトリックス回路をオフにした場合には、入力 (R) = 出力 (R') でなければならない。このための回路を図 5 に示す。図 5 において、1 はオペアンプ、2 は出力オフ機能つきバッファアンプ、r、k₁ r、k₂ r、K r は抵抗値がそれぞれこの比率である抵抗である。図 5 においては、出力オフ機能つきバッファアンプ 2 の出力をマトリックス回路オフの制御信号によってハイインピーダンス 50

* 出力を抵抗 r を介して入力し、前記反転入力と出力間を抵抗 K r で接続して、前記反転入力にたいして所定の増幅率 K になるようにした差動増幅手段とを具備し、この差動増幅手段を前記 n 番目の出力原色信号とすることによって前記演算回路を構成することを特徴とする。

【0011】

【発明の実施の形態】以下、本発明にかかるリニアマトリックス回路を添付図面を参照にして詳細に説明する。式 1) のリニアマトリックス補正式を変形して行くと、

20 ★ 1 はオペアンプで、r と K r は抵抗である。この回路で 2 つの抵抗の抵抗値をそれぞれ r と K r とすることによって出力信号 R' は入力信号 R に対して、

☆ 【0014】この回路でバッファアンプ 2 の入力信号 G および入力信号 B に対する入力バランス抵抗をそれぞれ、k₂ r、k₁ r とし、このバッファアンプの出力を K 倍のオペアンプからなる反転増幅回路に入力する。これにより、出力信号 R' は入力信号 G および B に対し

にする。すると等化回路は図 5 (b) に示すようになって R' = R が実現される。

【0017】この結果を 3 チャネルまとめた本発明によるリニアマトリックス回路の全体の構成は図 1 になる。図 1 において、1-1 ~ 1-3 はオペアンプ、2-1 ~ 2-3 は出力オフ機能つきバッファアンプ、r、k₁ r、k₂ r、l₁ r、l₂ r、m₁ r、m₂ r、K r、L r、M r は抵抗値がそれぞれこの比率である抵抗である。この k₁、k₂、l₁、l₂、m₁、m₂ の値は例えば外部のコンピュータなどから補正用データとして与えられる値である。

【0018】図 5 のところで指摘したように、従来 4 個必要であったアンプがこの回路では 1 チャネルあたりアンプは 2 個で済んでいるので、全体の回路では図 6 の回路が合計 12 個のアンプを必要としているのに対して、6 個のアンプで実現することができている。したがって

回路構成が非常に簡単になり、回路実装面積が狭くなって基板搭載が楽になると共に、消費電力が少なくなり、部品点数が少なくなる分、製造価格、運用コストが廉くなり故障も少なくなる。

【0019】

【発明の効果】以上説明したように本発明の請求項1の発明は、 n 番目の入力原色信号から n 番目以外の入力原色信号をそれぞれ減じた差信号を求める複数の差演算手段と、この差演算手段出力にそれぞれ所定の係数を掛ける積演算手段と、この積演算手段の全部の出力と前記 n 番目の入力原色信号を加算する和演算手段を有し、この和演算手段出力を n 番目の出力原色信号とする演算回路を複数の入力原色信号ごとに設け、入力原色信号を補正するリニアマトリックス回路において、 n 番目以外の入力原色信号を所定の比率で加算するバッファ増幅手段と、その非反転入力に n 番目の入力原色信号を入力し、その反転入力にバッファ増幅手段の出力を抵抗 r を介して入力し、反転入力と出力間を抵抗 Kr で接続して、反転入力にたいして所定の増幅率 K になるようにした差動増幅手段とを具備し、この差動増幅手段を n 番目の出力原色信号とすることによって演算回路を構成することを特徴とする。このように、リニアマトリックス回路の演算回路を構成することによって、必要とするアンプの数を半減することができ、回路構成が非常に簡単になり、回路実装面積が狭くなって基板搭載が楽になると共に、消費電力が少なくなり、部品点数が少なくなる分、製造価格、運用コストを廉くすることができ、故障も少なくすることができる。

【0020】本発明の請求項2の発明は、複数の入力原色信号は赤色(R)、緑色(G)、青色(B)の3つの入力原色信号であることを特徴とする。これにより、通

常の撮像素子出力の原色信号を簡単な回路で補正することができる。

【0021】本発明の請求項3の発明は、外部からの補正停止信号によりバッファ増幅手段出力をハイインピーダンスにすることを特徴とする。これにより、補正停止信号により入力をそのまま出力することができる。

【0022】本発明の請求項4の発明は、バッファ増幅手段での n 番目以外の入力原色信号を加算する際の所定の比率および差動増幅手段での所定の増幅率 K は演算回路ごとに外部からの補正データによって与えられることを特徴とする。これにより、コンピュータなどから補正係数を与えてリニアマトリックス回路を調整することができ、最適な補正を実現することができる。

【図面の簡単な説明】

【図1】本発明のリニアマトリックス回路の回路図。

【図2】本発明のリニアマトリックス回路の一部分の構成を示す回路図。

【図3】本発明のリニアマトリックス回路の他の部分の構成を示す回路図。

【図4】図2および図3に示す回路の合成回路の回路図。

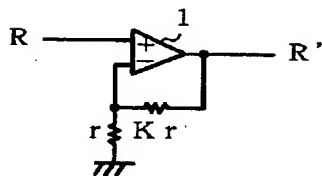
【図5】図4の回路に補正停止の機能をつけた場合の回路図。

【図6】従来のリニアマトリックス回路の回路図。

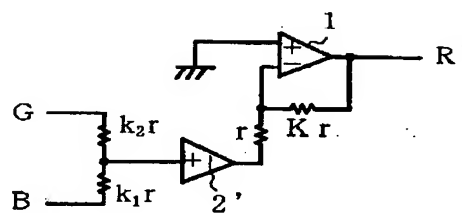
【符号の説明】

1、1-1～1-3…オペアンプ、2、2-1～2-6…出力オフ機能つきバッファアンプ、2'…バッファアンプ、3-1～3-3…反転バッファアンプ、4…加算回路、5…係数減衰器、 r 、 r_1 、 $k_1 r$ 、 $k_2 r$ 、 $l_1 r$ 、 $l_2 r$ 、 $m_1 r$ 、 $m_2 r$ 、 Kr 、 Lr 、 Mr …抵抗。

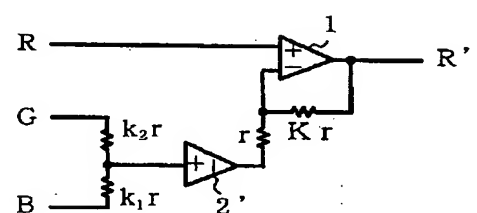
【図2】



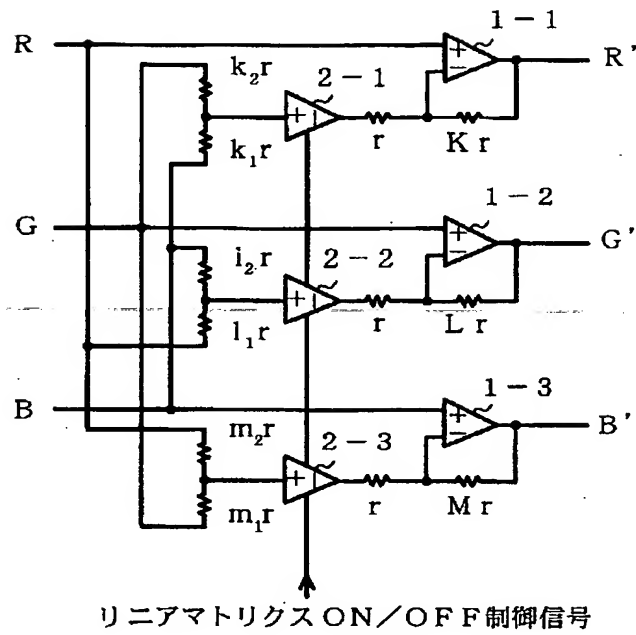
【図3】



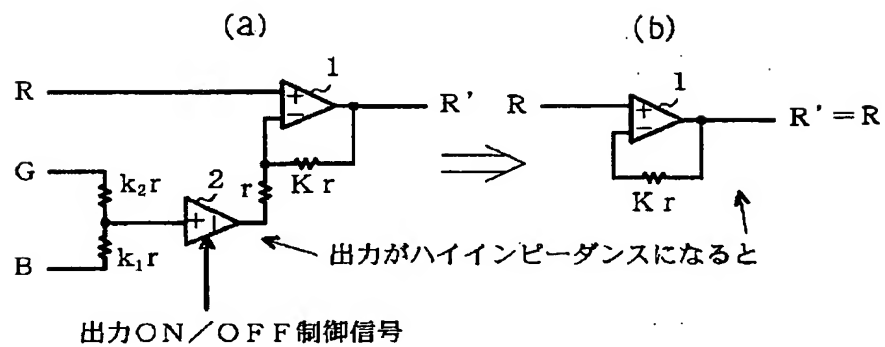
【図4】



【図1】



【図5】



【図 6】

